

# Série N°02

## Exercice 01 :

On dispose d'une machine informatique définie comme suit :

- La mémoire est organisée en octets,
- Une instruction a la structure suivante :

Code Opération (08 Bits)	@ Source (04 bits)	@ Destination (04 bits)
--------------------------	--------------------	-------------------------

- Le processeur dispose de 4 registres généraux : R0, R1, R2 et R3 chacun est de 2 octets,
- L'adresse d'un mot mémoire est codée sur 2 octets.

- 1) Quelle est la taille du registre adresse ?
- 2) Quelle est la taille maximale de la mémoire adressable en octets ?
- 3) Quelle est la taille du registre mot RM ?
- 4) Déterminer le pas de progression du compteur ordinal CO ?
- 5) Soit le programme machine suivant stockée à l'adresse 200 en mémoire :

<b>LOAD \$20, R0</b>	<b>charger R0 avec la donnée 20 en hexadécimal.</b>
<b>LOAD \$F0, R1</b>	<b>charger R1 avec la donnée F0 en hexadécimal.</b>
<b>ADD R0, R1</b>	<b>Ajouter le contenu de R0 au contenu de R1</b>
<b>STA R1, \$3E</b>	<b>Stocker le contenu de R1 à l'adresse 3E</b>

Compléter le tableau suivant en déterminant à chaque instant le contenu des registres indiqués :

I	CO	RA	RI	RM	R0	R1
Début cycle recherche 1						
Fin cycle recherche 1						
Fin cycle exécution 1						
.						
.						
Fin cycle exécution 4						

## Exercice 02:

On dispose d'une machine informatique définie comme suit :

- La mémoire est organisée en mots de 16 bits, Une instruction a la structure suivante :

Code Opération (08 Bits)	@ Source (04 bits)	@ Destination (04 bits)
--------------------------	--------------------	-------------------------

- Le processeur dispose de 4 registres généraux : R0, R1, R2 et R3 chacun est de 2 octets, dont le registre R3 est utilisé comme compteur ordinal.

Soit le programme machine suivant stocké à l'adresse 300 en mémoire :

<b>LOAD \$0, R0</b>	<b>charger R0 avec la donnée 0 en hexadécimal.</b>
<b>INC R0</b>	<b>Incrémenter le registre R0.</b>
<b>BR Et</b>	<b>Branchement à l'adresse Et.</b>
<b>LOAD \$10, R1</b>	<b>charger R1 avec la donnée 10 en hexadécimal.</b>
<b>Et: ADD \$20, R0</b>	<b>Ajouter la valeur \$20 en hexadécimal au contenu de R0</b>
<b>STA R0, \$3E</b>	<b>Stocker le contenu de R0 à l'adresse 3E</b>

Compléter le tableau suivant en déterminant à chaque instant le contenu des registres indiqués :

L'étape I	R3	RA	RI	RM	R0	R1
Début cycle recherche 1						
Fin cycle recherche 1						
Fin cycle exécution 1						
Début cycle recherche 2						
Fin cycle recherche 2						

Fin cycle exécution 2						
Début cycle recherche3						
Fin cycle recherche 3						
Fin cycle exécution 3						
Début cycle recherche4						
Fin cycle recherche 4						
Fin cycle exécution 4						
Début cycle recherche5						
Fin cycle recherche 5						
Fin cycle exécution 5						

### Exercice 03 :

On dispose d'une machine informatique définie comme suit :

- La taille de la mémoire est 32 K octets et elle est organisée en mots de 16 bits.
- Une instruction a la structure suivante :

Code opération (8bits)	Adresse source (4bits)	Adresse destination (4bits)
------------------------	------------------------	-----------------------------

- le processeur dispose de 4 registres généraux : R0, R1, R2, R3 chacun de 2 octets.
- Le registre R3 est utilisé comme compteur ordinal.
- L'adresse d'un mot mémoire est codée sur 2 octets.

- 1) Quelle est la taille maximale de la mémoire adressable en octets ?
- 2) Déterminez le nombre de cellules mémoire de cette machine ?
- 3) Quelle est la taille du RM et du RA ?
- 4) Déterminez le pas de progression du CO ?
- 5) Soit le programme machine suivant stocké à l'adresse 200 en mémoire :

**LOAD \$10, R0** charger R0 avec la donnée 10 en hexadécimale.  
**LOAD \$20, R1** charger R1 avec la donnée 20 en hexadécimale.  
**ADD R0, R1** ajouter le contenu de R0 au contenu de R1.  
**STA R1, \$3E** stocker le contenu de R1 à l'adresse 3E.

Compléter le tableau suivant en déterminant à chaque instant le contenu des registres indiqués.

	CO	RA	RI	RM	R0	R1
Début cycle de recherche1						
Fin cycle de recherche1						
Fin cycle d'exécution1						
Fin cycle exécution 4						

- 6) Déterminer le nombre de bits nécessaires pour adresser cette mémoire dans le cas où la mémoire est organisée en mot de 32 bits.

### Exercice 04 :

On dispose d'une machine informatique définie comme suit :

- La mémoire est organisée en Octets , Une instruction a la structure suivante :

Code Opération ( 08 Bits )	@ Source (04 bits)	@ Destination (04 bits)
----------------------------	--------------------	-------------------------

- Le processeur dispose des registres généraux : R0, R1 chacun est de 2 octets, dont le registre R0 est utilisé comme compteur ordinal.

Soit le programme machine suivant stocké à l'adresse *Et* avec (*Et=300*) en mémoire :

**Et: LOAD A, R1** charger R1 avec la donnée d'adresse A.  
**ADD B, R1** Ajouter la donnée d'adresse B au contenu de R1.  
**STA R1, C** Stocker le contenu de R1 à l'adresse C.

**A : 60**  
**B : 10**  
**C : 0**



2- Compléter le tableau suivant en déterminant à chaque instant le contenu des registres indiqués :

L'étape I	R3	RA	RI	RM	R1
Début cycle recherche 1					
Fin cycle recherche 1					
Fin cycle exécution 1					
Début cycle recherche 2					
Fin cycle recherche 2					
Fin cycle exécution 2					
Début cycle recherche 3					
Fin cycle recherche 3					
Fin cycle exécution 3					

3- Sachant que le cycle de recherche dure 5 cycles machine et le cycle d'exécution dure 4 cycles machines pour toutes les instructions. Quelle est temps d'exécution de ce programme en cycles machine?

### **Exercice 06:**

On dispose d'une machine informatique dont le processeur possède les registres généraux : R0, R1 chacun est de 2 octets, dont le registre R0 est utilisé comme compteur ordinal. La mémoire est organisée en mots de deux octets. Les instructions de cette machine sont codées sur 16 bits.

Soit le programme machine suivant stocké à l'adresse 300 en mémoire:

<b>LOAD \$1, R1</b>	<b>Charger le registre R1 avec la valeur 1</b>
<b>Et: CMP R1, \$0</b>	<b>Comparer R1 avec 0</b>
<b>BEQ Fin</b>	<b>Si le résultat de la comparaison est égale à 0 alors branchement à Fin</b>
<b>ADD R1, A</b>	<b>Ajouter le contenu de R1 au contenu du mot mémoire d'adresse A</b>
<b>DEC R1</b>	<b>Décrémenter le registre R1 de 1</b>
<b>BR Et</b>	<b>Branchement à Et</b>
<b>Fin : Halt</b>	
<b>A : 0</b>	

Compléter le tableau suivant en déterminant à chaque instant le contenu des registres indiqués :

L'étape I	R0	RA	RI	RM	R1
Début cycle recherche 1					
Fin cycle recherche 1					
Fin cycle exécution 1					
Début cycle recherche 2					
Fin cycle recherche 2					
Fin cycle exécution 2					
.					
.					
.					
Début cycle recherche 9					
Fin cycle recherche 9					
Fin cycle exécution 9					